

PAT-NO: JP02000077669A

DOCUMENT-IDENTIFIER: JP 2000077669 A

TITLE: THIN-FILM TRANSISTOR SUBSTRATE AND
LIQUID CRYSTAL
DISPLAY USING THE SAME

PUBN-DATE: March 14, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
SAI, MOTONARI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
FURONTEKKU:KK	N/A

APPL-NO: JP10248829

APPL-DATE: September 2, 1998

INT-CL (IPC): H01L029/786, H01L021/3205 , H01L021/336

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a thin-film transistor substrate that solves short-circuiting failure and insulation failure due to the increase in an electric resistance caused by the contact between aluminum and ITO(indium tin oxide) and hillock, and uses aluminum as a wiring material.

SOLUTION: In a thin-film transistor substrate, on a substrate 2, base metal films 3 and 10 being made of metal that can be electrically connected to an indium tin oxide film forming the gate terminal 5, the source terminal 12, and

the pixel electrode 19, aluminum films 4, 11, and 14 forming gate wiring 5, source wiring 12, and the drain electrode 15, aluminum oxide films 6 and 16, and an insulating film 7 are successively laminated, contact holes 18, 20, and 22 that reach the base metal films 3 and 10 from the surface of the insulating film through the insulating film, the aluminum oxide film, and the aluminum film are formed, the indium tin oxide film is formed on the insulating film and in the contact holes, and the indium tin oxide film formed in the contact hole is electrically connected to the base metal film.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-77669

(P2000-77669A)

(43) 公開日 平成12年3月14日 (2000. 3. 14)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 29/786		H 0 1 L 29/78	6 1 6 U 5 F 0 3 3
21/3205		21/88	N
21/336		29/78	6 1 6 V
			6 1 6 K
			6 1 7 U
審査請求 未請求 請求項の数 4 O L (全 7 頁)			

(21) 出願番号 特願平10-248829

(22) 出願日 平成10年9月2日 (1998. 9. 2)

(71) 出願人 395003523

株式会社フロンテック

宮城県仙台市泉区明通三丁目31番地

(72) 発明者 蔡 基成

宮城県仙台市泉区明通三丁目31番地 株式会社フロンテック内

(74) 代理人 100064908

弁理士 志賀 正武 (外9名)

Fターム(参考) 5F033 AA04 AA13 AA16 AA28 AA29

AA72 BA12 BA15 BA35 BA37

BA42 BA46 CA02 CA04 DA06

DA13 DA22 DA29 DA31 EA02

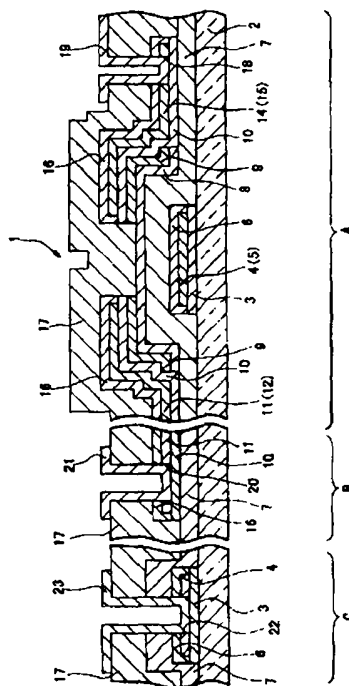
EA10 EA25 EA28 EA33

(54) 【発明の名称】 薄膜トランジスタ基板およびこれを用いた液晶表示装置

(57) 【要約】 (修正有)

【課題】 アルミニウムとITOの接触による電気抵抗値上昇およびヒロックによるショート不良、絶縁不良を解決し、アルミニウムを配線材料として使用する薄膜トランジスタ基板およびこれを用いた液晶表示装置を提供する。

【解決手段】 薄膜トランジスタ基板は、基板2上に、ゲート端子5、ソース端子12および画素電極19を成すインジウム錫酸化膜との電気接続が可能な金属からなる下地金属膜3、10と、ゲート配線5、ソース配線12およびドレイン電極15を成すアルミニウム膜4、11、14と、アルミニウム酸化膜6、16と、絶縁膜7とが順に積層され、絶縁膜表面から絶縁膜とアルミニウム酸化膜とアルミニウム膜を通して下地金属膜3、10に達するコンタクトホール18、20、22が形成され、絶縁膜上およびコンタクトホール内にインジウム錫酸化膜が形成されて、コンタクトホール内成膜のインジウム錫酸化物が下地金属膜に電氣的に接続されたことを特徴とする。



【特許請求の範囲】

【請求項1】 基板上に、ゲート端子、ソース端子および画素電極を成すインジウム錫酸化物膜との電気接続が可能な金属からなる下地金属膜と、ゲート配線、ソース配線およびドレイン電極を成すアルミニウム膜と、アルミニウム酸化膜と、絶縁膜とが順に積層され、前記絶縁膜表面から前記絶縁膜と前記アルミニウム酸化膜と前記アルミニウム膜とを通して前記下地金属膜に達するコンタクトホールが形成され、前記絶縁膜上および前記コンタクトホール内にインジウム錫酸化物膜が形成されて、前記コンタクトホール内成膜のインジウム錫酸化物膜が前記下地金属膜に電氣的に接続されたことを特徴とする薄膜トランジスタ基板。

【請求項2】 前記アルミニウム酸化膜が、オゾン水を用いた前記アルミニウム膜の酸化処理により形成されたことを特徴とする請求項1記載の薄膜トランジスタ基板。

【請求項3】 前記アルミニウム酸化膜が、酸素雰囲気中での前記アルミニウム膜への紫外線照射により形成されたことを特徴とする請求項1記載の薄膜トランジスタ基板。

【請求項4】 対向配置された一对の基板の間に液晶が挟持され、前記一对の基板の一方が請求項1記載の薄膜トランジスタ基板であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜トランジスタ基板およびこれを用いた液晶表示装置に関し、特に低抵抗配線としてアルミニウムを用いた薄膜トランジスタ基板およびこれを用いた液晶表示装置に関する。

【0002】

【従来の技術】配線材料としてのアルミニウムは低抵抗であるという利点を有しており、電子機器において、基板上の配線や電極等に多用されてきている。図6は、一般的な薄膜トランジスタ型液晶表示装置の薄膜トランジスタ部分を示す概略図である。この薄膜トランジスタ82は、透明基板83上にゲート電極84が設けられ、このゲート電極84を覆うようにゲート絶縁膜85が設けられている。ゲート電極84上方のゲート絶縁膜85上にアモルファスシリコン(a-Si)からなる半導体能動膜86が設けられ、リン等のn型不純物を含むアモルファスシリコン(n⁺-a-Si)からなるオーミックコンタクト層87を介して半導体能動膜86上からゲート絶縁膜85上にわたってソース電極88およびドレイン電極89が設けられている。そして、これらソース電極88、ドレイン電極89、ゲート電極84等で構成される薄膜トランジスタ82を覆うパッシベーション膜90が設けられ、ドレイン電極89上のパッシベーション膜90にコンタクトホール91が設けられている。さら

に、このコンタクトホール91を通じてドレイン電極89と電氣的に接続されるインジウム錫酸化物(以下、ITOと略記する)等の透明性導電膜からなる画素電極92が設けられている。

【0003】また、図6左側の部分は表示領域外に位置するゲート配線端部のゲート端子パッド部93の断面構造を示している。透明基板83上のゲート配線材料からなる下部パッド層94上にゲート絶縁膜85およびパッシベーション膜90を貫通するコンタクトホール95が設けられ、このコンタクトホール95を通じて下部パッド層94と電氣的に接続される画素電極92と同一の透明性導電膜からなる上部パッド層96が設けられている。尚、ソース配線端部においても類似の構造となっている。以上のように、薄膜トランジスタにおいては、ゲート端子、ソース端子および画素電極を成す透明性導電膜と、ゲート配線、ソース配線およびドレイン電極を成す配線用金属が直接接続されるように構成されている。

【0004】

【発明が解決しようとする課題】ところが、この種の液晶表示装置において配線抵抗を下げる目的で、透明性導電膜としてITOを、配線用金属としてアルミニウムを用いた場合、ITOとアルミニウムを直接接触させると、ITO中の酸素がアルミニウムを酸化してしまい、その結果コンタクト部分の電気抵抗が上昇してしまう。また、アルミニウムを配線材料として使用した場合、ヒロックを生じるという問題がある。ヒロックとは、アルミニウムの表面に発生する針状突起のことであり、この突起がアルミニウム上に積層された絶縁層を突き抜け、他の導電層とショートしたり絶縁不良を起こしたりする恐れがあった。上記の点に鑑み、本発明は、上述の2つの問題点、すなわちアルミニウムとITOの接触による電気抵抗値上昇およびヒロックによるショート不良、絶縁不良を解決し、アルミニウムを配線材料として使用する薄膜トランジスタ基板およびこれを用いた液晶表示装置を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明に係る薄膜トランジスタ基板は、基板上に、ゲート端子、ソース端子および画素電極を成すインジウム錫酸化物膜との電気接続が可能な金属からなる下地金属膜と、ゲート配線、ソース配線およびドレイン電極を成すアルミニウム膜と、アルミニウム酸化膜と、絶縁膜とが順に積層され、絶縁膜表面から絶縁膜とアルミニウム酸化膜とアルミニウム膜とを通して下地金属膜に達するコンタクトホールが形成され、絶縁膜上およびコンタクトホール内にインジウム錫酸化物膜が形成されて、コンタクトホール内成膜のインジウム錫酸化物膜が下地金属膜に電氣的に接続されたことを特徴とする。

【0006】すなわち、薄膜トランジスタ基板においては、インジウム錫酸化物膜からなるゲート端子、ソース端

子、画素電極等と、アルミニウム膜からなるゲート配線、ソース配線、ドレイン電極等を電氣的に接続する必要がある。本発明においては、インジウム錫酸化膜とアルミニウム膜を直接接続するのではなく、ゲート配線、ソース配線、ドレイン電極の部分を下地金属膜とアルミニウム膜の2層構造にしておき、その上の絶縁膜に形成するコンタクトホールをアルミニウム膜まで除去して下地金属膜表面を露出させ、インジウム錫酸化膜と下地金属膜を直接接続するようにした。この場合、下地金属膜にはインジウム錫酸化膜との電気接続が可能な金属を用いるので、ゲート端子、ソース端子、画素電極とゲート配線、ソース配線、ドレイン電極とを支障なく接続することができる。

【0007】この下地金属膜を形成する金属としては、Mo、Ti、Cr等を好適に使用することができる。例えば、アルミニウムとITOのコンタクト抵抗は、 10^2 ないし $10^{-2} \Omega \cdot \text{cm}^2$ であるが、モリブデンとITOのコンタクト抵抗は、 10^{-4} ないし $10^{-7} \Omega \cdot \text{cm}^2$ であり、モリブデンを使用することによってコンタクト抵抗を低くすることができる。また、アルミニウム膜の表面にアルミニウム酸化膜を設けることで、アルミニウム膜表面にバリア層が形成され、その後の熱処理等によるアルミニウム膜表面ヒロックの成長が抑えられるため、ヒロックによるショートや絶縁不良を効果的に防ぐことができる。

【0008】従って、本発明によれば、ゲート端子、ソース端子、画素電極と、ゲート配線、ソース配線、ドレイン電極とのコンタクト部分における抵抗の増大と、アルミニウム膜のヒロックに起因するショート不良、絶縁不良の発生という2つの問題点を同時に解決することができる。その結果、電氣的特性が良好であり、歩留まりの高い薄膜トランジスタ基板を得ることができる。

【0009】上記のアルミニウム酸化膜は、種々の方法によって形成することができるが、簡単な方法として、オゾン水を用いたアルミニウム膜の酸化処理により形成してもよいし、酸素雰囲気中でのアルミニウム膜への紫外線照射により形成しても差し支えない。あるいはこれら2つの手段を併用しても構わない。また、本発明に係る液晶表示装置は、対向配置された一対の基板の間に液晶が挟持され、一対の基板の一方が上述の薄膜トランジスタ基板であることを特徴とする。低抵抗配線としてアルミニウムを用いた薄膜トランジスタ基板を用いた液晶表示装置は、配線抵抗に起因する信号電圧降下や配線遅延が生じにくく、配線が長くなる大面積の表示や配線が細くなる高精細な表示に最適な表示装置を容易に実現できる、という利点を有する。

【0010】

【発明の実施の形態】以下、図面により本発明について詳細に説明するが、本発明はこれらの実施形態例のみに限定されるものではない。図1は、本実施形態例の薄膜

トランジスタ基板1の部分断面図である。符号Aの部分は薄膜トランジスタ(TFT)、Bの部分はTFTマトリクス外側に位置するソース配線の端子部、Cの部分はゲート配線の端子部を示している。なおこれら3つの部分は、実際の液晶表示装置においては離れた箇所であり、本来断面図を同時に示せるものではないが、図示の都合上、近接させて図示する。

【0011】まず、薄膜トランジスタ部Aの部分について説明する。薄膜トランジスタ部Aには、基板2上に膜厚500Å程度のモリブデンからなる下地金属膜3および膜厚2000Å程度のアルミニウム膜4からなるゲート電極5が設けられ、その上に膜厚100ないし200Å程度のアルミニウム酸化膜6が設けられている。その上にゲート絶縁膜7が設けられ、このゲート絶縁膜7上にアモルファスシリコン(a-Si)からなる半導体膜8が設けられ、さらにこの半導体膜8上にn⁺型a-Si層9が設けられ、その上に膜厚200ないし500Å程度のモリブデンからなる下地金属膜10と膜厚1500ないし2000Å程度のアルミニウム膜11からなるソース電極12および下地金属膜10とアルミニウム膜14からなるドレイン電極15が設けられている。アルミニウム膜11およびアルミニウム膜14の上には膜厚100ないし200Å程度のアルミニウム酸化膜16が設けられている。

【0012】また、ソース電極12やドレイン電極15の上方にこれらを覆うパッシベーション膜17(絶縁膜)が形成され、このパッシベーション膜17に、アルミニウム酸化膜16とアルミニウム膜14とを貫通して下地金属膜10に達するコンタクトホール18が形成されている。そして、コンタクトホール18の内壁面および底面に沿って画素電極となるITO層19が形成されている。このコンタクトホール18を通じてドレイン電極15とITO層19(画素電極)が電氣的に接続されている。

【0013】次に、ソース配線の端子部Bに関しては、ゲート絶縁膜7上に下地金属膜10とアルミニウム膜11とからなる下部パッド層が形成され、その上にはアルミニウム酸化膜16とパッシベーション膜17が形成され、この2層を貫通するコンタクトホール20が形成されている。そして、コンタクトホール20の内壁面および底面に沿ってITOからなる上部パッド層21が形成されている。このコンタクトホール20を通じて下部パッド層と上部パッド層21が電氣的に接続されている。

【0014】次に、ゲート配線の端子部Cに関しては、基板2上に下地金属膜3とアルミニウム膜4とからなる下部パッド層が形成され、その上にはアルミニウム酸化膜6とパッシベーション膜17が形成され、この2層を貫通するコンタクトホール22が形成されている。そして、コンタクトホール22の内壁面および底面に沿ってITOからなる上部パッド層23が形成されている。こ

5

のコンタクトホール22を通じて下部パッド層と上部パッド層23が電気的に接続されている。

【0015】このような構成とすることで、ITO層とアルミニウム層はITOとの電気接続が可能な金属からなる下地金属膜を介して接続されるので、お互いが直接接触することによる抵抗値の上昇を起こすことはない。前記パッシベーション膜の例としては、 a （アモルファス）- SiN_x :H、 a - SiN_x 、 a - SiO_2 :H、 SiO_2 等を挙げることができる。

【0016】次に、本実施形態の薄膜トランジスタ基板1の製造工程について、図2を用いて説明する。尚、図2の4つの図は、図1の薄膜トランジスタ部Aの製造工程について示した概略図である。まず、基板2上の全体にわたってスパッタ法を用いて下地金属膜3、アルミニウム膜4を順に成膜した後、図2Aに示すように、この2つの膜を乾式法あるいは乾式法と湿式法との併用によりエッチングしてゲートパターンを形成する。その後、アルミニウム膜4の表面を酸化処理することでアルミニウム酸化膜6を形成する。この際には、オゾン水を用いた酸化処理を採用してもよいし、酸素雰囲気中での紫外線照射を用いた酸化処理を採用してもよい。あるいは、これら2つの手段を併用しても構わない。

【0017】次に、基板2の上面全体にCVD法を用いてゲート絶縁膜7、半導体膜8、 n^+ 型 a - Si 層9を形成した後、TFTのチャネル部となるアルミニウム酸化膜6の上方部分を残すように半導体膜8、 n^+ 型 a - Si 層9をエッチングする。そして、図2Bに示すように、下地金属膜10とアルミニウム膜11(14)を順に成膜する。

【0018】次に、図2Cに示すように、アルミニウム酸化膜6上方のアルミニウム酸化膜16、アルミニウム膜11(14)、下地金属膜10を乾式法あるいは乾式法と湿式法との併用によりエッチングしてソース・ドレインパターンを形成する。次いで、アルミニウム膜11(14)の表面を酸化処理することでアルミニウム酸化膜16を形成する。この際には、オゾン水を用いた酸化処理を採用してもよいし、酸素雰囲気中での紫外線照射を用いた酸化処理を採用してもよい。または、これら2つの手段を併用しても構わない。その後、 n^+ 型 a - Si 層9を乾式法あるいは乾式法と湿式法との併用によりエッチングしてチャネル24を形成する。次に、アルミニウム酸化膜16上にパッシベーション膜17を形成し、図2Dに示すように、パッシベーション膜17、アルミニウム酸化膜16、アルミニウム膜14を乾式法あるいは乾式法と湿式法との併用によりエッチングしてコンタクトホール18を形成する。

【0019】次に、ITO層を全面に形成した後、パターンニングすることにより、図1に示すように、コンタクトホール18の底面および内壁面、パッシベーション膜17の上面にかけてITO層19を形成する。ソース配

6

線の端子部B、ゲート配線の端子部Cについても同様で、アルミニウム酸化膜16、6上にパッシベーション膜17を形成した後、パッシベーション膜17、アルミニウム酸化膜16、6、アルミニウム膜11、4を乾式法あるいは乾式法と湿式法との併用によりエッチングしてコンタクトホール20、22を形成する（ただし、ゲート配線端子部Cでは上記の膜の他、さらにゲート絶縁膜7もエッチングしてコンタクトホール22を形成する）。ITO層を全面に形成した後、パターンニングすることにより、図1に示すように、コンタクトホール20、22の底面および内壁面、パッシベーション膜17の上面にかけて上部パッド層21、23を形成する。このような手順で、本実施の形態の薄膜トランジスタ基板を製造することができる。

【0020】図3は、本実施形態例の薄膜トランジスタ基板を使用した反射型液晶表示装置の一例を示す概略図である。この反射型液晶表示装置は、液晶層59を挟んで対向する上側および下側のガラス基板51、52の上側ガラス基板51の内面側に上側透明電極層55、上側配向膜57が上側ガラス基板51側から順に設けられ、下側ガラス基板52の内面側に下側透明電極層56、下側配向膜58が下側ガラス基板52側から順に設けられている。

【0021】液晶層59は、上側と下側の配向膜57、58間に配設されている。上側ガラス基板51の外側面には上側偏光板60が設けられ、下側ガラス基板52の外側面には下側偏光板61が設けられ、さらに下側偏光板61の外側面に反射板62が、反射膜64の凹凸面65を下側偏光板61側に向けて取り付けられている。反射板62は、例えば、表面にランダムな凹凸面が形成されたポリエステルフィルム63の凹凸面上にアルミニウムや銀などからなる金属反射膜64を蒸着等で成膜することにより形成されており、表面にランダムな凹凸面65を有しているものである。この反射型液晶表示装置においては、ガラス基板52が本実施形態例の薄膜トランジスタ基板1の基板2、下側透明電極層56がITO層（画素電極）19に相当する。

【0022】本実施の形態の薄膜トランジスタ基板においては、以下のような効果を奏することができる。すなわち、アルミニウム膜の下に積層されている下地金属膜とITO層とを接続しているため、コンタクト抵抗を上昇させることなく、ITO層とアルミニウム膜とを電気的に接続することができる。また、アルミニウム膜の表面にアルミニウム酸化膜を設けることで、アルミニウム膜表面に生じるヒロックの表面にアルミニウム酸化膜というバリア層を形成することができ、ヒロックによるショートや絶縁不良を防ぐことができる。

【0023】なお、本発明の技術範囲は上記実施の形態に限定されるものではなく、例えばアルミニウム膜、アルミニウム酸化膜、下地金属膜、パッシベーション膜等

の膜厚や、形状等について、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能である。

【0024】

【実施例】以下、本発明を実施例により具体的に説明するが、本発明はこれらの実施例のみに限定されるものではない。まず、アルミニウム表面のヒロックが、オゾン水処理、オゾン水と紫外線処理でどのように変化するかについて実験した。3枚の基板に厚さ1700Åのアルミニウム膜を成膜した。各基板を熱処理し、アルミニウム膜の表面にヒロックを形成させた。3枚の基板のうち、1枚はアルミニウム膜の表面をオゾン水で5分間処理し、1枚はアルミニウム膜の表面をオゾン水と紫外線で5分間処理してアルミニウム酸化膜を形成させた。残りの1枚は表面処理をしなかった。各基板のアルミニウム膜表面の150μm四方を、原子間力顕微鏡(AFM)を用いて512×512点走査し、ヒロックの高さと密度を測定した。結果を図4に示す。図4中、▲および太い実線は未処理のアルミニウム膜、●および破線はオゾン水で5分間処理したアルミニウム膜、■および細い実線はオゾン水と紫外線で5分間処理したアルミニウム膜である。

【0025】図4から明らかなように、未処理のアルミニウム膜よりオゾン水で処理したアルミニウム膜の方が、また、オゾン水で処理したアルミニウム膜よりオゾン水と紫外線で処理したアルミニウム膜の方が、ヒロックの高さ、密度とも減少している。すなわち、オゾン水処理、紫外線処理とも、アルミニウム膜表面に酸化膜を形成するのみならず、ヒロック自体を小さくしてアルミニウム膜表面を平滑化する効果があることが確認された。また、オゾン水処理と紫外線処理を併用することで、さらなる効果の向上が見られた。

【0026】次に、アルミニウム膜をオゾン水と紫外線で処理する際の絶縁耐圧への影響について実験した。3枚の基板に厚さ1300Åのアルミニウム膜を成膜した。アルミニウム膜の表面をオゾン水と紫外線で、1枚目の基板は1分間、2枚目の基板は5分間、3枚目の基板は20分間処理し、アルミニウム酸化膜を形成した。それぞれの酸化膜の上に絶縁層となる厚さ1000ÅのSiN_x層、導電層を順に成膜して試料を作製した。各試料とも複数箇所においてアルミニウム膜と導電層との間の絶縁耐圧を測定した。

【0027】図5は3種類の試料について、アルミニウム膜と導電層との間の絶縁耐圧と、その絶縁耐圧を示した測定点の度数を示したグラフである。オゾン水と紫外線で1分間処理した試料は、0ないし8V程度と絶縁耐圧が低く酸化条件としては不十分で、アルミニウム膜表面のヒロックの発生を完全に抑えるまで酸化膜が成長していないと判断された。オゾン水と紫外線で5分間処理した試料は、1分間処理の試料と比較して、耐圧10Vの点が多く、グラフが大きく右側に移動しており、酸化

膜が十分成長してヒロックの発生を抑え、試料の耐圧が向上したと判断された。オゾン水と紫外線で20分間処理した試料は、5分間処理の試料と比較してグラフがやや左側に移動しており、処理時間を延長しても試料の耐圧は向上せず、逆に低下傾向にあることが判明した。以上のことから、絶縁耐圧向上の観点からは、アルミニウム膜をオゾン水と紫外線で処理する最適時間は5分間であると結論された。

【0028】

【発明の効果】以上詳細に説明した通り、本発明の薄膜トランジスタ基板は、アルミニウム膜の下に積層されている下地金属膜とインジウム錫酸化膜とを接続しているため、コンタクト抵抗を上昇させることなく、インジウム錫酸化膜とアルミニウム膜とを電気的に接続することができる。また、アルミニウム膜の表面にアルミニウム酸化膜を設けることで、アルミニウム膜表面にバリア層を形成し、その後の熱処理等によるヒロックの成長が抑えられるため、ヒロックによるショートや絶縁不良を防ぐことができる。また、低抵抗配線としてアルミニウムを用いた薄膜トランジスタ基板を用いた液晶表示装置は、配線抵抗に起因する信号電圧降下や配線遅延が生じにくく、配線が長くなる大面積の表示や配線が細くなる高精細な表示に最適な表示装置を容易に実現することが可能となる。

【図面の簡単な説明】

【図1】 本実施形態例の薄膜トランジスタ基板1の部分断面図である。

【図2】 本実施形態例の薄膜トランジスタ基板1の製造工程を示した概略図である。

【図3】 本実施形態例の薄膜トランジスタ基板を使用した反射型液晶表示装置の一例を示す概略図である。

【図4】 未処理のアルミニウム膜、オゾン水で処理したアルミニウム膜、オゾン水と紫外線で処理したアルミニウム膜について、表面のヒロックの高さと密度を測定したグラフである。

【図5】 酸化条件を変更した3種類の試料について、アルミニウム膜と導電層との間に付加した電圧と、その電圧における導通数を示したグラフである。

【図6】 一般的な薄膜トランジスタ型液晶表示装置の薄膜トランジスタ部分を示す概略図である。

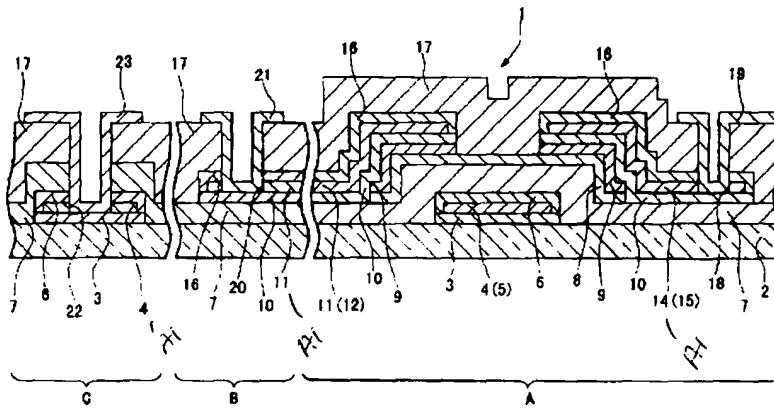
【符号の説明】

- 1 薄膜トランジスタ基板
- 2 基板
- 3 下地金属膜
- 4 アルミニウム膜
- 5 ゲート電極
- 6 アルミニウム酸化膜
- 7 ゲート絶縁膜
- 8 半導体膜
- 9 n⁺型a-Si層

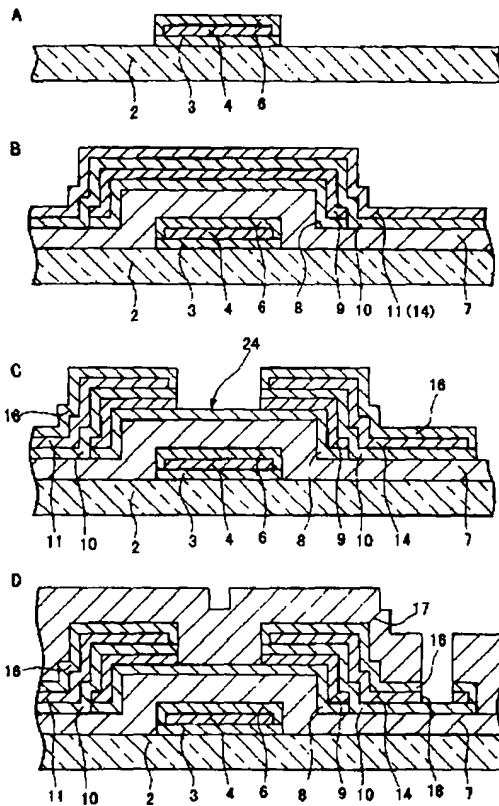
- 10 下地金属膜
- 11 アルミニウム膜
- 12 ソース電極
- 14 アルミニウム膜
- 15 ドレイン電極
- 16 アルミニウム酸化膜
- 17 パッシベーション膜

- 18 コンタクトホール
- 19 ITO層(画素電極)
- 20 コンタクトホール
- 21 上部パッド層
- 22 コンタクトホール
- 23 上部パッド層

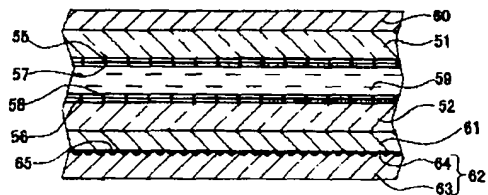
【図1】



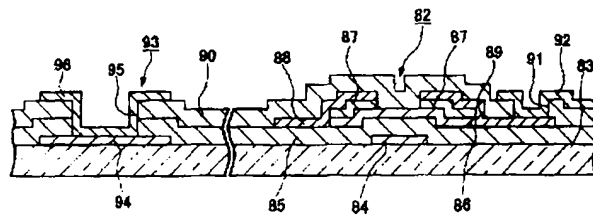
【図2】



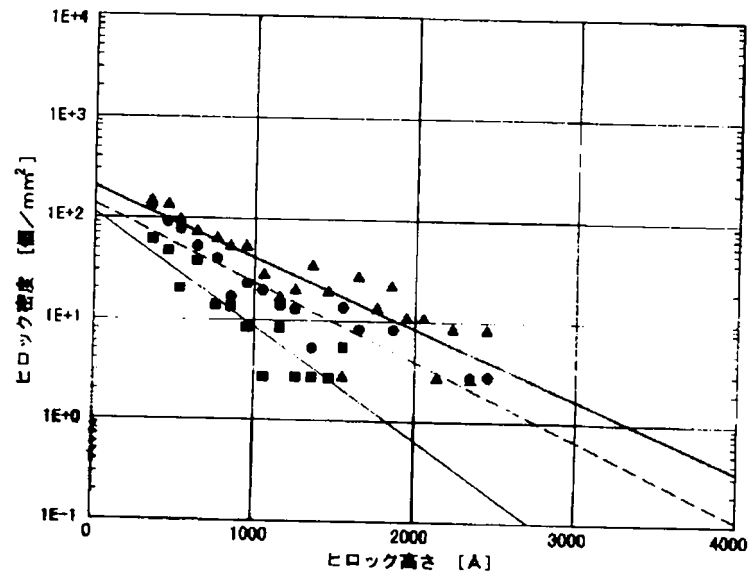
【図3】



【図6】



【図4】



【図5】

